

משרד החינוך
המינהל למדע ולטכנולוגיה
הפיקוח על מגמת הנדסת אלקטרוניקה ומחשבים ומגמת מערכות בקרה ואנרגיה

מגמת הנדסת אלקטרוניקה ומחשבים

התמחות

מערכות אלקטרוניות

תכנית הלימודים במקצוע

שפת VHDL

מעודכן
2026-7

3	מבוא לתוכנית הלימודים.....
3	חלוקת שעות.....
3	רציונל ללימודי מקצוע שפת VHDL:.....
4	תוכנית לימודים בנושא שפת VHDL- כיתה 'א' ו-'ב' - לימודים עיניים.....
4	חלוקת שעות לפי פרקים:.....
4	פרק 1: מבוא והכרת כלי התוכנה.....
5	פרק 2: מבוא לשפה, לפעולותיה ולסוגי המידע שלה.....
5	פרק 3: תיאור התנהגותי מקבילי וסדרתי ושימוש בתהליך.....
6	פרק 4: אבני בניה לסינתזה.....
6	פרק 5: אבני בניה לסימולציה.....
7	פרק 6: תיאורים מבניים.....
8	פרק 7: מימוש בעזרת מכונת מצבים.....
9	פרק 8: מערכים ורכיבי זיכרון.....
9	פרק 9: פונקציות ופרוצדורות והרחבות לשפה.....
10	פרק 10: עבודה עם רכיבי חומרה ייחודיים לתחום ההתמחות.....
10	פרק 11: עקרונות עבודה על פרויקטים.....

מבוא לתוכנית הלימודים

חלוקת שעות

חלוקת השעות בלימודי מקצוע שפת VHDL במסגרת התמחות מערכות אלקטרוניות בכיתות י"א ו- י"ב נתונה בטבלה להלן:

מקצוע הבחינה	שם מקצוע	י"א		י"ב		סה"כ
		ע	ה	ע	ה	כללי
מערכות אלקטרוניות (11.40)	שפת VHDL	3		3		6

רציונל ללימודי מקצוע שפת VHDL:

תוכנית לימודי זו משותפת לחלופות השונות ותפקידה לתת את המענה תיאורטי ליישום בעבודות הגמר ופרויקטי הגמר במסגרת לימודי ההתמחות העושים שימוש בתכנות רכיבי חומרה בשפת VHDL כבסיס עליו עובד פרויקט הגמר.

תוכנית לימוד זו כוללת שעות עיוניות בלבד כמתן מענה תיאורטי לתרגול שיבצע הלומד במסגרת לימודי ההתנסות במעבדת הפרויקטים.

המטרה הלימודית העיקרית היא הבנה של מערכות משובצות רכיבים מתוכנתים. התכנית סוקרת את המושגים החשובים הקשורים לרכיבים מתוכנתים. המושגים העיקריים הם: תכנות מקבילי וסדרתי, תכנון מבני, ביצוע סימולציה וסינתזה, התקנים היקפיים וחיישנים.

בתכנית נכלל מרכיב התנסותי משמעותי, לפיו נדרשים התלמידים לדמות מעגלים אלקטרוניים בעזרת תוכנת VHDL, לצרוב את הרכיב המתוכנת.

מטרה נוספת היא להכשיר את הלומד להכיר שפה לתיאור חומרה (VHDL) תוך שימוש במערכת פיתוח הכוללת כלי הדמיה (Simulation) ולאפשר ללומד לפתח חומרה באמצעות רכיבים מתוכנתים (FPGAs). פרט להכרת השפה (כולל הכרת סגנונות כתיבה לסימולציה ולסינתזה) והפעלת הכלים הנ"ל, התלמיד יתרגל גם "צריבה" (Programming) של התכן על רכיב מתוכנת ובדיקת פעולת המערכת בחומרה באמצעות לוח תרגול-פיתוח הכולל אביזרים כגון: מתגים, לחצנים, נורות LED ו Seven-Segment ותצוגות נוספות ומחברים נוספים. מומלץ שלכל מהלך לימוד המקצוע, תוקצה מעבדה הכוללת: מחשבים שמותקנת בהם (פרט למערכת הפיתוח) גם תוכנת השתלטות וציוד הקרנה מתאים, אך בנוסף גם מכשור אלקטרוני הכולל: לוחות תרגול וכן מכשור אלקטרוני מעבדתי (ספק מתח, אוסצילוסקופ רב מודד וכו..).

תוכנית לימודים בנושא שפת VHDL- כיתה יא' ו- יב' - לימודים עיניים

חלוקת שעות לפי פרקים:

שעות	נושא
8	פרק 1: מבוא והכרת כלי התוכנה
12	פרק 2: מבוא לשפה, לפעולותיה ולסוגי המידע שלה
12	פרק 3: תיאור התנהגותי מקבילי וסדרתי ושימוש בתהליך
8	פרק 4: אבני בניה לסינתזה
8	פרק 5: אבני בניה לסימולציה
24	פרק 6: תיאורים מבניים
28	פרק 7 : מימוש בעזרת מכונת מצבים
12	פרק 8: מערכים ורכיבי זיכרון
8	פרק 9: פונקציות ופרוצדורות והרחבות לשפה
30	פרק 10: עבודה עם רכיבי חומרה "יחודיים" לתחום ההתמחות
30	פרק 11: תיב"ם ותכנון פרויקטים
180	סה"כ שעות:

פרק 1: מבוא והכרת כלי התוכנה

יעדים

בפרק זה התלמיד יכיר מושגים בסיסיים של: סימולציה וסינתזה של חומרה על גבי רכיב מתוכנת, תוך כדי התנסות מעשית פעילה עם כלי פיתוח לסימולציה וסינתזה והתנסות מעשית פעילה בצריבה של הרכיב ובדיקתו באמצעות מתגים ונורות LED על גבי לוח התרגול.

שעות	נושא
2	מבוא לשפת תיאור חומרה
3	כתיבת קובץ וסימולציה
3	ביצוע סינתזה ובדיקה בחומרה
8	סה"כ שעות:

פרק 2: מבוא לשפה, לפעולותיה ולסוגי המידע שלה

יעדים

תחילתו של הפרק, מבצע הכרות עם יחידות הקומפילציה של הישות והארכיטקטורה והמושג של אותות בישות ואותות פנימיים בארכיטקטורה. שפת VHDL היא שפה שיש בה לא מעט סוגי מידע ופעולות רבות, שיש קשר קשוח בניהן ובין סוגי המידע (Strongly Typed Language). בפרק זה התלמיד יכיר את סוגי הפעולות שיש בשפה וסוגי המידע השונים שיש בשפה והקשרים בניהם. הוא יכיר אלו שילובים מותרים ואלו אסורים. השפה גם כוללת חבילות סטנדרטיות, שמעשירות עוד יותר את היכולות של השפה. הידע הזה יעשיר את יכולות התלמיד ויאפשר לו לתאר מערכות מורכבות יותר וגם בסגנון כתיבה שמתאים לסינתזה.

נושא	שעות
הישות והארכיטקטורה	2
כיוון הדקים ואותות פנימיים	2
הכרת סוגי מידע ופעולות	6
שימוש בחבילות סטנדרטיות	2
סה"כ שעות:	12

פרק 3: תיאור התנהגותי מקבילי וסדרתי ושימוש בתהליך

יעדים

בפרק זה הלומד יכיר את מכניזם התיאור ההתנהגותי המרכזי שבו נעשה שימוש בשפת VHDL שהוא התהליך (process). בתהליך הפעולות נעשות בצורה סדרתית ומחוץ לתהליך (בארכיטקטורה) הפעולות נעשות בצורה מקבילית. בפרק זה הלומד גם יכיר את האופן שבו מתבצעות ההשמות לאותות מחוץ לתהליך ובתוך התהליך וכן ההשמות למשתנים שבתוך התהליך. הלומד גם ילמד מהו התפקיד הרצוי של משתנים (אובייקטים זמניים לחישובי ביניים) לעומת השימוש באותות (כאובייקטים שמתארים חוטי חומרה). הלומד גם יכיר בפרק זה את התחביר והמשמעות של התניה ובחירה (הן בתוך התהליך והן מחוץ לתהליך) וכן את התחביר והמשמעות של חוגים.

שעות	נושא
1	אופן הפעולה של תהליך
1	הכרת השמות לאותות ומשתנים בתהליך
4	התניה ובחירה מחוץ לתהליך
4	התניה ובחירה בתוך תהליך
2	לולאות
12	סה"כ שעות:

פרק 4: אבני בניה לסינתזה

יעדים

בפרק הקודם, הלומד הכיר באופן כללי, סגנונות כתיבה התנהגותיים. הפרק הנ"ל עסק בעיקר במשמעות של הקוד ובמה מותר או אסור לכתוב בשפה ואיך יפרשו זאת כלי סימולציה (למשל Modelsim) "שמבינים" את המשמעות הכללית של התיאורים ההתנהגותיים בשפה. כלי סינתזה בדרך כלל מוגבלים יותר והם "מחפשים" שכולנות (templates) לכתובה מסוימות, ורק אותן הם מסוגלים לסנתז. בפרק זה מתמקדים בחלק מסגנונות הכתיבה שהם מתאימים (או ידידותיים) לכתובה עבור כלי סינתזה ובעיקר בתיאורים שיוצרים מערכות צירופיות ומערכות סינכרוניות.

שעות	נושא
2	מערכות צירופיות וסינכרוניות
2	רכיבי Open Collector , Tri-State , ו-Gated-Latch
1	שבלונת הכתיבה הסינכרונית
3	כללי תכן סינכרוני
8	סה"כ שעות:

פרק 5: אבני בניה לסימולציה

יעדים

אבני הבנייה שנלמדים בפרק זה, אינם מסוגלים לעבור סינתזה, אך הם מאוד חשובים ליכולת לתאר מערכת בדיקה (Test-Bench) שהיא הדרך הטובה ביותר והמקובלת ביותר לסמלץ מערכות של חומרה ספרתית. ללא שימוש במערכות בדיקה כאלו, קשה לדבג מערכות חומרה מורכבות בפרויקטים.

שעות	נושא
2	פסוקי assert
2	פסוקי wait
4	גנראטורים
8	סה"כ שעות:

פרק 6: תיאורים מבניים

יעדים

בפרק זה, מכירים את צורת התיאור המבני. החשיבות של התיאור המבני היא בתיאור פרויקטים מורכבים, מכיוון שהיא מאפשרת לתאר מערכות גדולות באמצעות היררכיה ובפשטות והיא גם מאפשרת להפריד תיאור של מערכת לחלקים שמיועדים לעבור סינתזה ולחלקים נוספים שמכילים מחוללי בדיקה עבור כתיבת Test-Bench. בפרק נעמיק את יכולת התיאור, כך שהיא תאפשר ליצור תיאורים חזקים וגמישים יותר עם יכולת העברה של פרמטרים (למשל רוחב של מונה) וכן יכולת לשכפל תיאורים מבניים ולהתנות תיאורים מבניים פנימיים בפרמטרים.

שעות	נושא
4	חיווט והיררכיה
2	חיווט לקבוע וניתוק הדקים
2	סינתזה וקשר לתיאור גרפי
2	פרמטרים גנריים
2	הקשר לתכן גרפי
4	שיכפול באמצעות generate
4	התניה של חומרה באמצעות generate
2	שילוב בין הטכניקות
2	יצירת Test Bench
24	סה"כ שעות:

פרק 7: מימוש בעזרת מכונת מצבים

יעדים

במהלך הלימודים הכרנו רכיבים סינכרוניים שונים כמו: מונים ורגיסטרים, שהם בעצם מקרים פרטיים של מכונות מצבים. רכיבים אלו ביחד עם רכיבים צירופיים שונים אפשרו לנו ליצור מערכות שהן מסוג: מסלול נתונים (Data Path). קשה ליצור מערכות חומרה מורכבות כל שהיא מבלי שתהיה בה מכונת מצבים כללית כל שהיא ושתפקידה להוות בקרה (Controller) על מסלול הנתונים ותפקידה הוא גם בדרך כלל ליצור את החלק האלגוריתמי של העיבוד. פרק זה מתחיל בעצם בפרק עיוני שמכין את הידע הנדרש להשתמש במכונות מצבים (היות והנושא לא נלמד במסגרת המקצוע מערכות ספרתיות). פרט להכנת הרקע, נלמדים בפרק מושגים חשובים נוספים שקשורים לאילוצי תזמון, תיאור מכונות שמשמשות כבקר (Controller) ושבדרך כלל יש להן הרבה כניסות אך התלות בכניסות אלו במעבר בין כל מצב למצב נמוכה. המעברים מתוארים במכונות כאלה בדרך כלל באמצעות פונקציות (שאינן מכפלות קנוניות) ושרשומות על החצים השונים בדיאגרמת הזמנים. בפרק זה גם נלמדים סוגי מכונות ומודגשת המשמעות המעשית של סוג המכונות הללו, ומתואר מבנה רכיבים מתוכנתים, והצורך בהקצאת מצבים One-Hot. בפרק הנוכחי לומדים סגנונות כתיבה של מכונות מצבים. מכונת המצבים היא בדרך כלל גם המקום הנוח ביותר לדבג את המערכת ברמה גבוהה (High Level Debug). מכאן החשיבות של הכרת השימוש בסגנונות כתיבה שמאפשרים לשמור על ייצוג סימבולי של שמות המצבים (בניגוד לצירופים של אפסים ואחדים). משתמשים לשם כך ב- Enumerated Data Type. הפרק גם מתייחס לנושאים של סוגי מכונות מצבים וכן לנושא של הקצאת מצבים וטכניקות לשמור על מהירות גבוהה של מכונת מצבים, כך שהיא לא תהווה צוואר בקבוק ביכולת לעבד מידע בקצב גבוה.

שעות	נושא
2	מכונת מצבים
2	תזמונים
2	בקרים
2	תכן סינכרוני
4	תכן עם FPGAs והקצאה One-Hot
4	סוגי מידע enumerated data type
4	תיאור בסיסי של מכונת מצבים

2	עבודה עם הקצאות מצבים
2	סגנונות כתיבה נוספים
4	בניית מערכת עם מכונת מצבים
28	סה"כ שעות:

פרק 8: מערכים ורכיבי זיכרון

יעדים

פרק זה מציג את האופן שבו ניתן לתאר רכיבי זיכרון שונים בצורה התנהגותית. יש בפרק גם התייחסות לנושא של כתיבה בסגנון שמתאים לסינתזה. אם מקפידים על סגנון כתיבה כזה, כלי הסינתזה גם בדרך כלל ישתמשו באופן אוטומטי בשאבי חומרה של מימוש זיכרון על גבי הרכיב המתוכנן. לעתים נשעה שימוש בסגנונות כתיבה התנהגותיים דווקא לתאר רכיבים שאינם סטנדרטיים ובצורה כזו ניתן לממש רכיבי זיכרון בעלי מבנים מיוחדים ומעניינים. סוג המידע שמוצג בהרחבה בפרק זה הם המערכים וכן מוצגים ה Attributes של מערכים שמאפשרים לכתוב תיאורי חומרה גמישים וחזקים יותר.

שעות	נושא
4	מערכים
2	תיאור ROM
2	שימוש ב Attributes של מערכים
2	רכיבי RAM ו DPRAM
2	רכיבי זיכרון מיוחדים
12	סה"כ שעות:

פרק 9: פונקציות ופרוצדורות והרחבות לשפה

יעדים

המטרה של פרק זה היא לאפשר הרחבה של השפה כך שנוכל להשתמש בפעולות שלא מובנות בשפה.

נושא	שעות
כתיבת פונקציות	2
כתובת פרוצדורות	2
מיקום פונקציות במקומות הצהרתיים שונים	2
מיקום ושימוש בחבילה	2
סה"כ שעות:	8

פרק 10: עבודה עם רכיבי חומרה ייחודיים לתחום ההתמחות

בכל התמחות יש לבחור רכיב אחד ייחודי להתמחות וללמד אותו במסגרת השעות הבאות על פי המודל הבא.

נושא	שעות
רקע תיאורטי ועקרונות פיזיקליים של הרכיב	5
תכונות אלקטרוניות של הרכיב אופן חיבור לרכיב המתוכנת תוך כדי קריאת דפי נתונים רלוונטיים	5
שרטוט מערך החיבורים בין רכיב לבקר	5
כתיבת מחלקה/חקירת מחלקה המטפלת הפעלת הרכיב	5
כתיבת תוכנה המשלבת את המחלקה לתקשורת בין הרכיב לבקר	5
אינטגרציה בין הרכיב הנלמד לרכיב נוסף כמו צג, תצוגה, חיישן אחר..	5
סה"כ שעות:	30

פרק 11: עקרונות עבודה על פרויקטים

פרק זה הוא החלק המשותף לכלל ההתמחויות במגמה. מטרת הפרק הוא לתת ללומד את הבסיס המעשי למיומנויות אותם נדרש התלמיד להפגין במהלך העבודה על הפרויקטים במגמה.

למרות שפרק זה רשום כאחרון אין הכוונה ללמד אותו כסיכום היחידה אלה להגדיר במקום אחד את אוסף המיומנויות הנדרשות מהלומד תוך הקצאת משאבי הזמן לנדרשים לכך. מומלץ ללמד את הנושאים שבפרק זה בהתאם להתקדמות הלמידה סביב הפרויקטים.

המטרה המרכזית של לימודי ההתמחות היא שהלומד יוביל את פרויקט הגמר בתחום ההתמחות שלו על כל שלביו.

- בחירת הרעיון
- תכנון
- שרטוט
- בניה
- כתיבת קוד התוכנה
- הפעלה
- תיעוד התהליך בספר הפרויקט

מכאן שמטרת הפרק היא ללמד את אוסף המיומנויות הנדרשות לעבודה על הפרויקט ולא לקחת אותם כתוצר נלווה ללמידת נושאי ההתמחות עצמם.

להן קישור [למדריך למורה לביצוע עבודת גמר/פרויקט במסגרת הנדסת אלקטרוניקה ומחשבים](#). המדריך מכיל את הידע הדידקטי המלווה את פרק זה.

שעות	נושא
3	הצעות ורעיונות לפרויקטים
3	הנחיות לביצוע עבודת הגמר
4	כלי הערכה של הפרויקט
10	שימוש בכלים ממוחשבים לשרטוט מעגלים
5	מיומנויות באיתור ותיקון תקלות בחומרה ובתוכנה
5	כתיבת מפרט טכני
30	סה"כ שעות: