



שיעור מספר 2

Silicon Labs C8051F020

תיאור המערכת.

- ◆ יחידת עיבוד מרכזית CIP-51
- ◆ תיאור המערכת C8051F020
- ◆ ארגון זיכרון
- ◆ זיכרון של תוכנה ונתונים פנימיים.
- ◆ אוגרים לפונקציות מיוחדות.
- ◆ פורטים קלט\פלט
- ◆ הגדרת תפקידי רגליים של פורטים.
- ◆ ממיר AD 12 סיביות.
- ◆ ממיר AD 8 סיביות.
- ◆ ממיר DA.
- ◆ משוויים.
- ◆ מתח ייחוס לממירי ADC, DAC.
- ◆ מחולל מתח ייחוס פנימי.

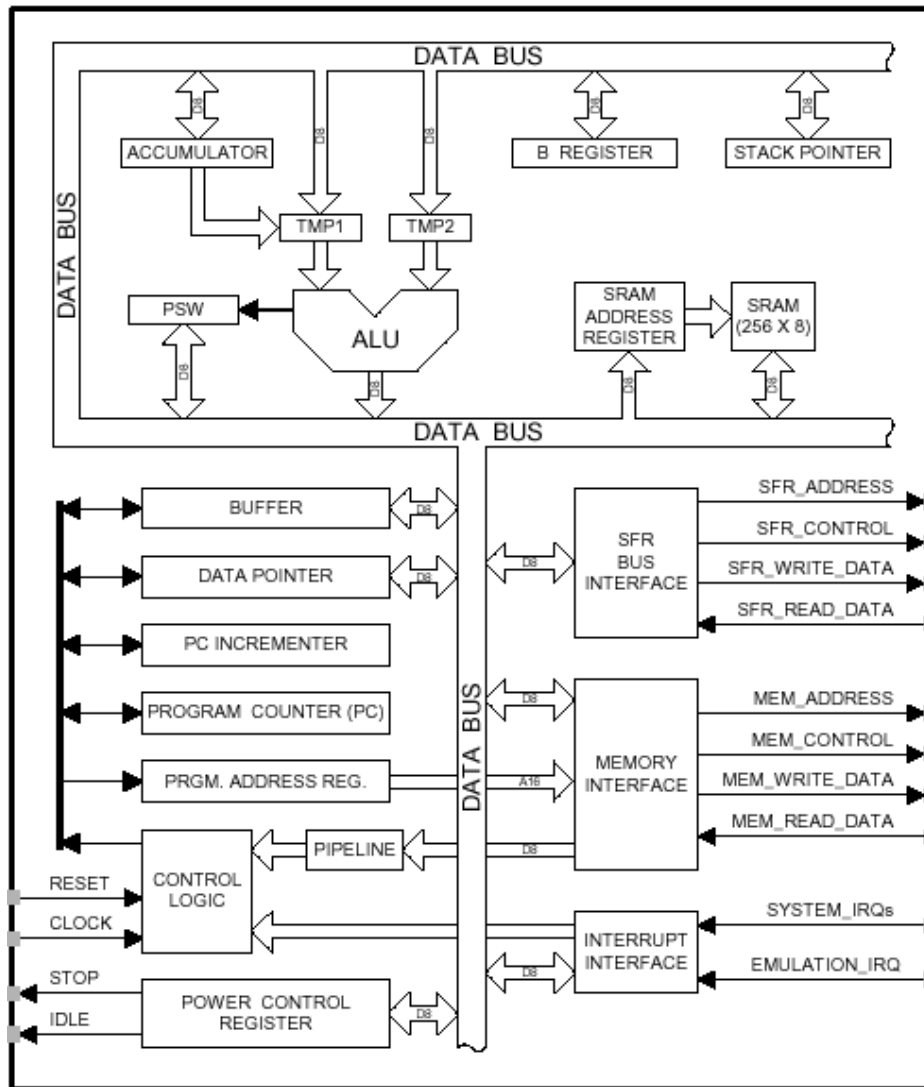
מבוא ליחידת עיבוד מרכזית CIP-51

♦ CIP-51 זאת יחידת עיבוד מרכזית של מיקרו בקר C8051F020 MCU

♦ ארכיטקטורה שלו תואמת לארכיטקטורה רגילה של 8051, אך עם מספר תוספות פריפריאליות.

♦ בתדר של 25 MHz ביצועים המערכת הם מקסימליים ושווים ל25 מיליון פקודות בשנייה (MIPS).

♦ בסה"כ CIP-51 מכיל 109 פקודות.



C8051F020 System Overview

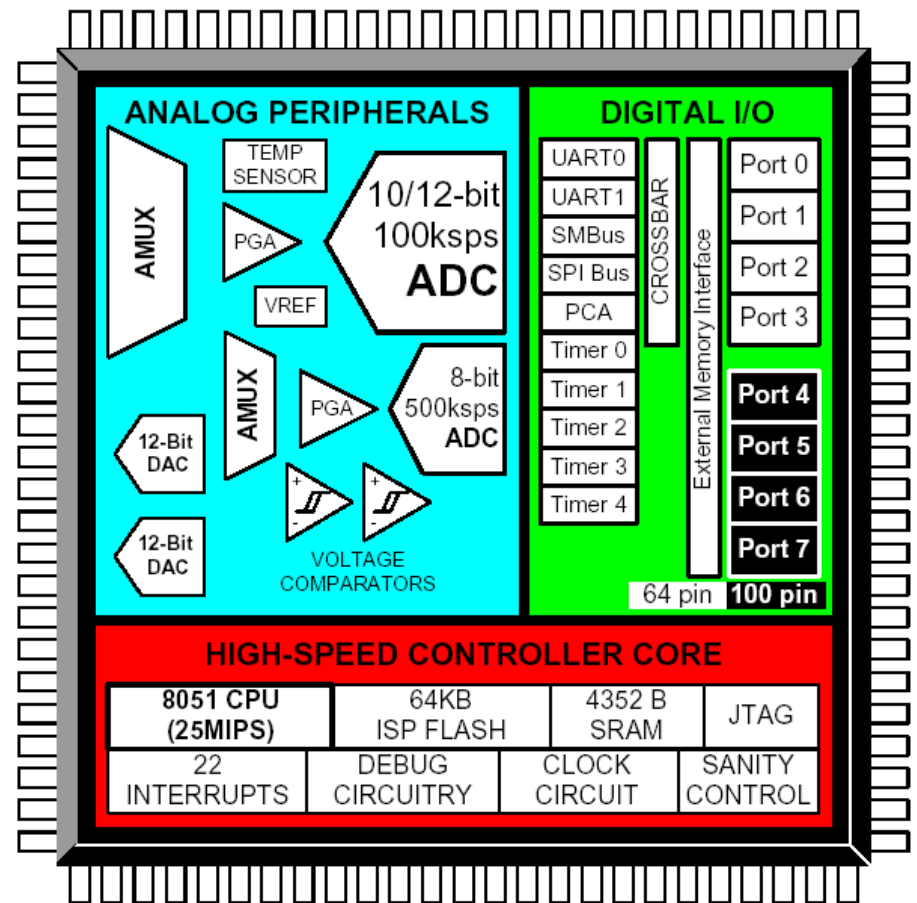
◆ מיקרו בקר C8051F020 בנוי על צ'יפ 100 רגליים.

Mixed-Signal ➤

- בהבדל ל8051 מכיל גם פנים אנלוגיים גם פנים ספרתיים.

System-on-a-chip (SOC) ➤

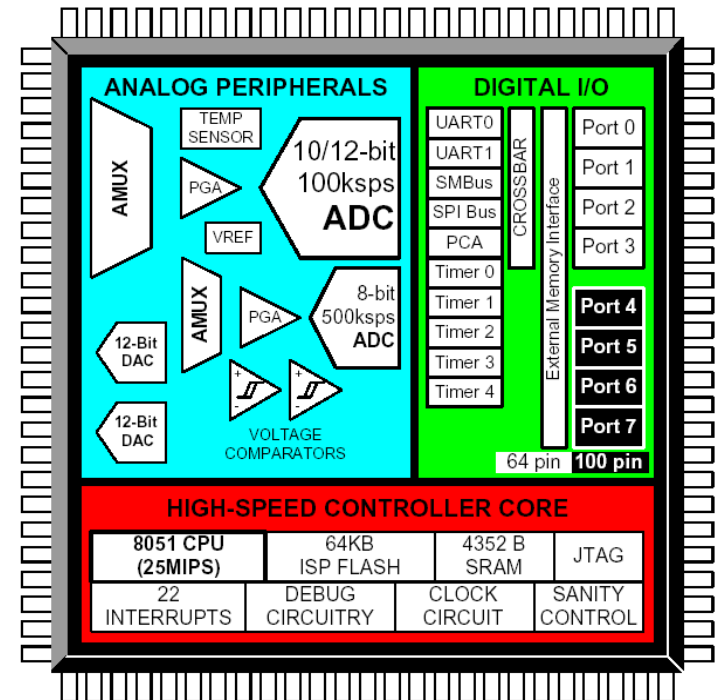
- מכיל זיכרון פנימי, יחידת עיבוד מרכזית, חיבורים לפורטים, מחולל שעון וכל זה בצ'יפ עצמו.



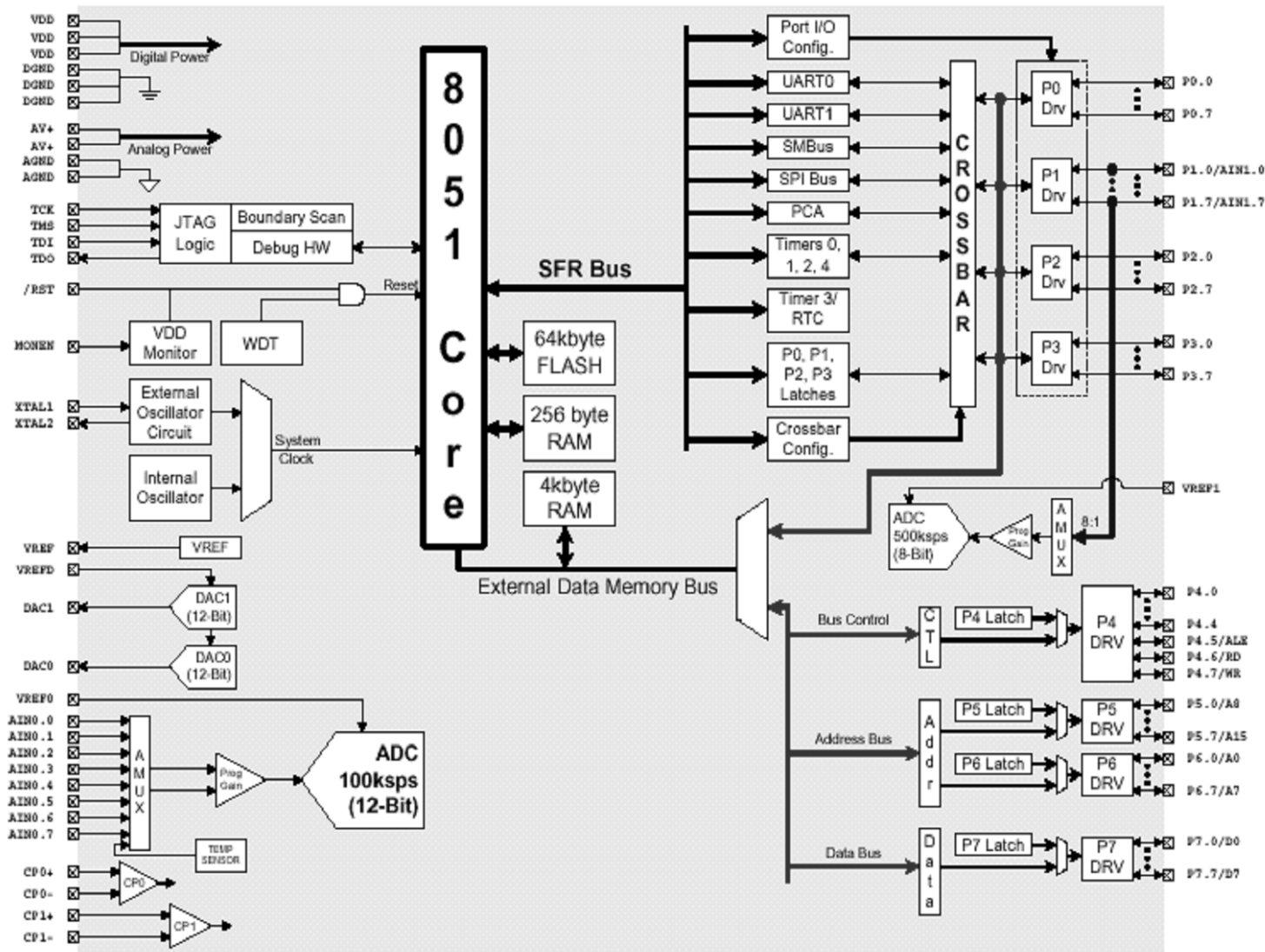
SILICON LABS

תכונות של C8051F020

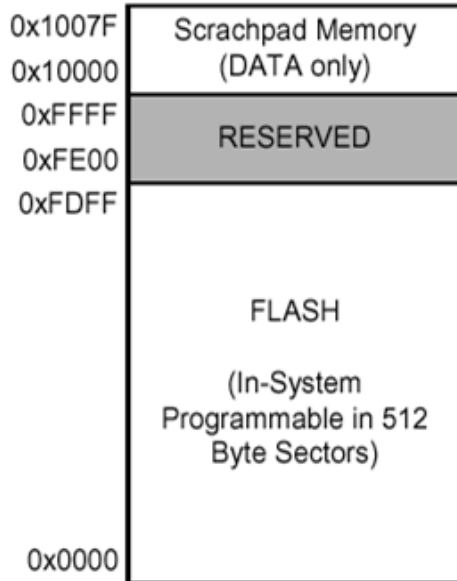
ביצוע מקסימלי	25 MIPS
גודל זיכרון FLASH	64 K
זיכרון RAM	4352 bytes
כמות ערוצי תקשורת טורית Full-duplex UARTS	x 2
טיימרים 16-bit	x 5
פורטים ספרתיים (חלק מהם אפשר להפוך לאנלוגי)	64-pin
ממיר אנלוגי לספרתי 12-bit 100 ksps ADC	8 channels
ממיר אנלוגי לספרתי 8-bit 500 ksps ADC	8 channels
כושר הבחנה של DAC	12-bit
כמות ממירי DAC	x 2
משווה אנלוגי	x 2
פסיקות	2 levels
PCA (programmable counter arrays)	5 channels
גביש פנימי	25 Mhz



תרשימי מלבנים של מיקרו בקר C8051F020

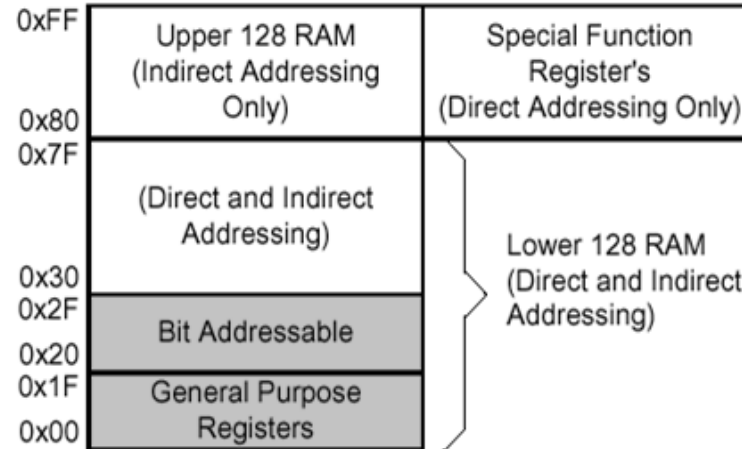


PROGRAM/DATA MEMORY (FLASH)

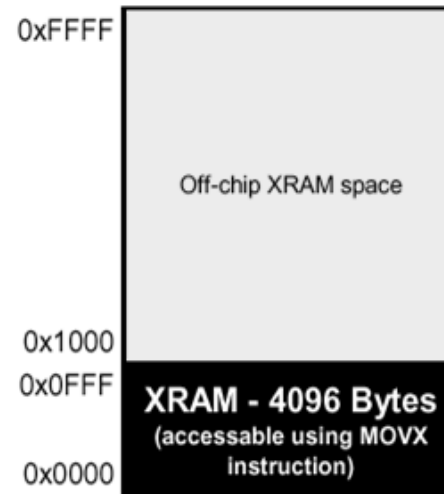


DATA MEMORY (RAM)

INTERNAL DATA ADDRESS SPACE



EXTERNAL DATA ADDRESS SPACE



♦ ארגון הזיכרון של C8051F020 דומה לארגון של 8051.

♦ זיכרון קוד ונתונים נמצאים באותו אזור, אך ניתן לגשת אליהם בעזרת שיטות שונות.

◆ זיכרון FLASH

➤ ניתן לתכנת אותו ישירות על הכרטיס ללא צורך להוציא אותו מהערכה.

➤ זיכרון לא מתאפס בהפסקת חשמל.

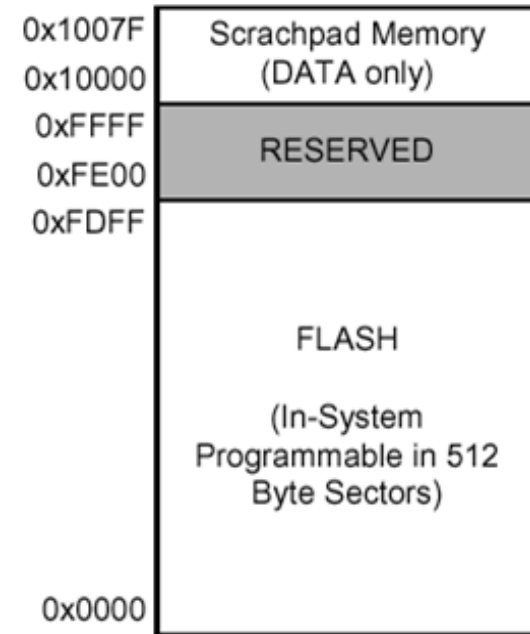
➤ ניתן לעשות שינויים של גרסאות התוכנה.

◆ זיכרון של קוד מכיל 65536 בית של זיכרון FLASH.

◆ 512 בית (מ-0xFE00 עד 0xFFFF) מיועדים ושמורים לנתוני ייצור.

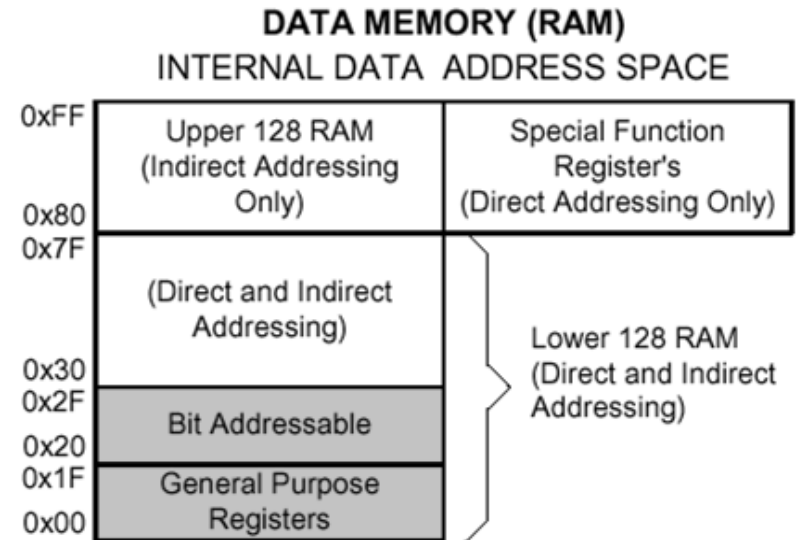
◆ 128 בית של זיכרון החל מ-0x10000 ועד 0x1007F נקרא scratchpad memory ומשתמשים באזור הזה כדי לשמור נתונים קבועים גם לאחר איפוס המערכת.

PROGRAM/DATA MEMORY (FLASH)



Internal Data Memory (פנימי)

- ◆ זיכרון נתונים מורכב מ-256 בית של RAM.
- ◆ ניתן לגשת לאזור של אוגרים מיוחדים (SFR) בגישה ישירה (direct addressing mode), לצורך זה שמור 128 בית עליון החל מכתובת 0x80 ועד כתובת 0xFF.
- ◆ RAM לשימוש כללי. זה אותו אזור זיכרון כמו SFR, אך הגישה עליו היא גישה לא ישירה (indirect addressing) והיא גם באורך 128 בית.
- ◆ 32 בית ראשונים של זיכרון שמורים ל-4 בנקים של אוגרים כלליים (8 אוגרים בכל בנק).
- ◆ 16 בית הבאים ניתנים לגישה גם בתור בית וגם בתור סיביות בודדות.



Special Function Registers – אוגרים מיוחדים

♦ משתמשים באוגרים מיוחדים (SFR) כדי לבצע בקרה והחלפת נתונים בין מיקרו בקר לבין התקנים חיצוניים.

♦ במיקרו בקר C8051F020 קיימים אותם אוגרים מיוחדים כמו ב8051 מקורי.

➤ בבקר C8051F020 קיימים אוגרים נוספים שמשתמשים בהם כדי להגדיר ולתת גישה למערכות מיוחדות שיש בבקר זה ולא קיימים ב8051 מקורי.

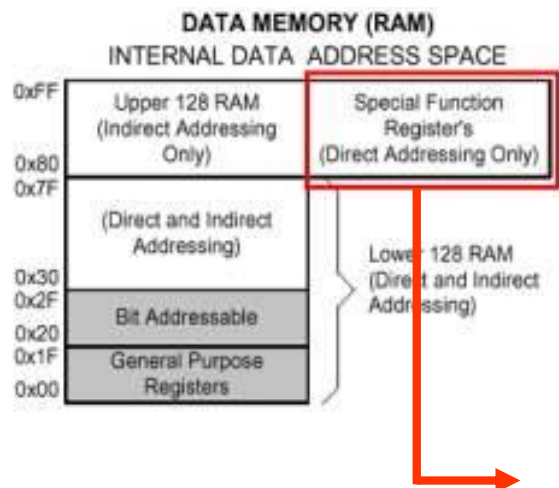
♦ זה מאפשר הוספת פונקציות נוספות שמתאימות לסט פקודות ישן של MCS-51™.

♦ אוגרים מיוחדים (SFR) שכתובתם מסתיים ב-0x0 או ב-0x8 (כמו P0, TCON, P1, SCON, IE) ניתנים לגישה גם בתור בית שלם וגם בתור סיביות בודדות.



SILICON LABS

Special Function Registers אוגרים מיוחדים



F8	SPI0CN	PCA0H	PCA0CPH0	PCA0CPH1	PCA0CPH2	PCA0CPH3	PCA0CPH4	WDTCN
F0	B	SCON1	SBUF1	SADDR1	TL4	TH4	EIP1	EIP2
E8	ADC0CN	PCA0L	PCA0CPL0	PCA0CPL1	PCA0CPL2	PCA0CPL3	PCA0CPL4	RSTSRC
E0	ACC	XBR0	XBR1	XBR2	RCAP4L	RCAP4H	EIE1	EIE2
D8	PCA0CN	PCA0MD	PCA0M0	PCA0CPM1	PCA0CPM2	PCA0CPM3	PCA0CPM4	
D0	PSW	REF0CN	DAC0L	DAC0H	DAC0CN	DAC1L	DAC1H	DAC1CN
C8	T2CON	T4CON	RCAP2L	RCAP2H	TL2	TH2		SMB0CR
C0	SMB0CN	SMB0STA	SMB0DAT	SMB0ADR	ADC0GTL	ADC0GTH	ADC0LTL	ADC0LTH
B8	IP	SADEN0	AMX0CF	AMX0SL	ADC0CF	P1MDIN	ADC0L	ADC0H
B0	P3	OSCXCN	OSCI CN			P74OUT	FLSCL	FLACL
A8	IE	SADDR0	ADC1CN	ADC1CF	AMX1SL	P3IF	SADEN1	EMI0CN
A0	P2	EMI0TC		EMI0CF	P0MDOUT	P1MDOUT	P2MDOUT	P3MDOUT
98	SCON0	SBUF0	SPI0CFG	SPIODAT	ADC1	SPI0CKR	CPT0CN	CPT1CN
90	P1	TMR3CN	TMR3RL	TMR3RLH	TMR3L	TMR3H	P7	
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	PSCTL
80	P0	SP	DPL	DPH	P4	P5	P6	PCON
	0(8) Bit addressable	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)

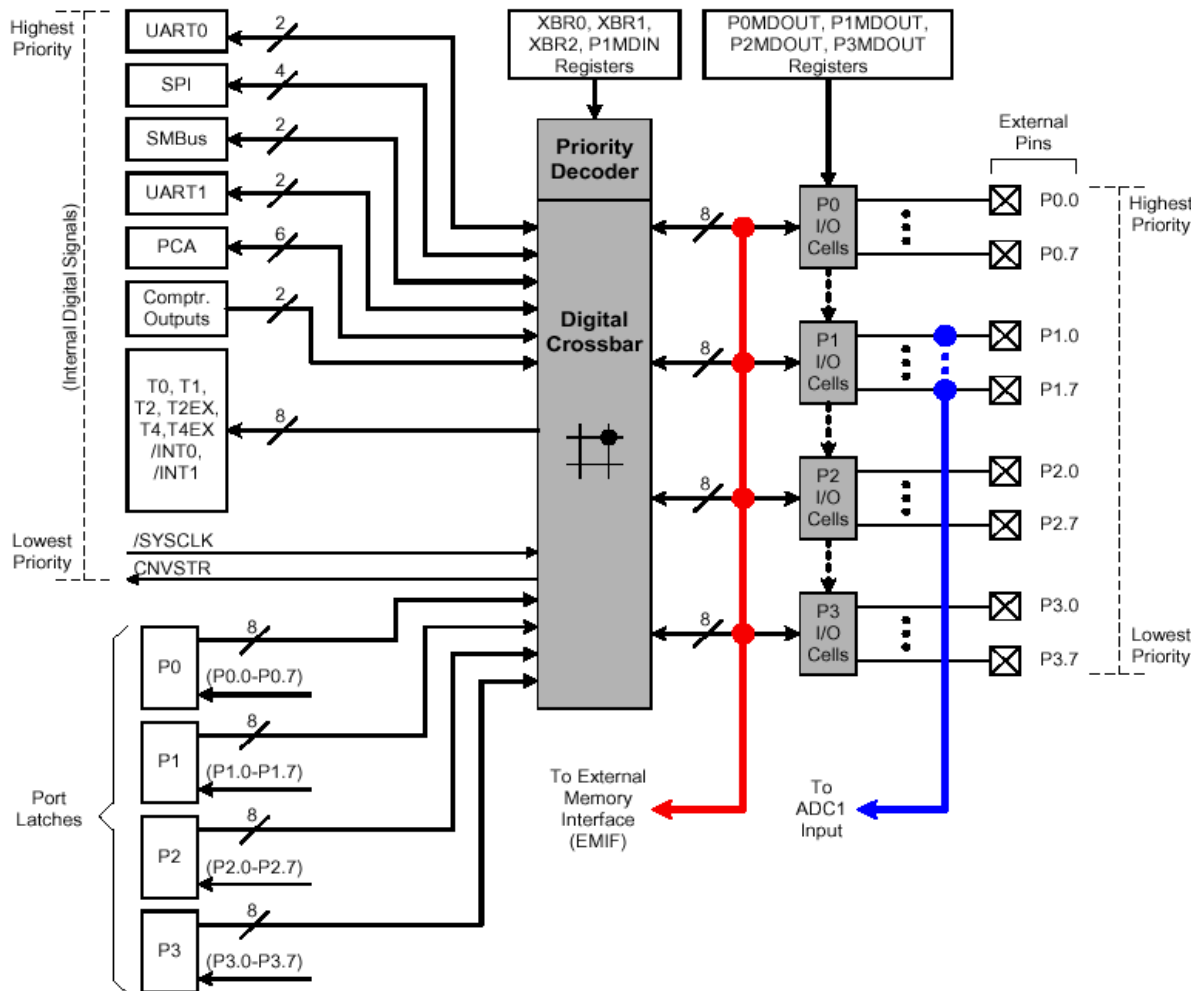


SILICON LABS

I/O Ports פורטים לקלט ופלט

- ♦ פורטים 0,1,2,3 ניתנים לגישה בתור בית ובתור סיביות.
- ♦ פורטים 4,5,6,7 ניתנים לגישה בתור בית שלם בלבד.
- ♦ בסך הכל יש 64 פינים של פורטים קלט\פלט לשימוש כללי.
- ♦ גישה לפורטים האלה נעשה ע"י כתיבה\קריאה ישירה לאוגרים שמחוברים לפורטים האלה.
- ♦ בבירור מחדל כל הפורטים עובדים ב5V וניתנים להגדרה של קלט או פלט ומחוברים לנגדי pull-up חלשים. (weak pull-ups)
- ♦ בנוסף פורט 1 (P1) יכול לשמש בתור כניסות אנלוגיות לממיר ADC1.

Crossbar ספרתי.



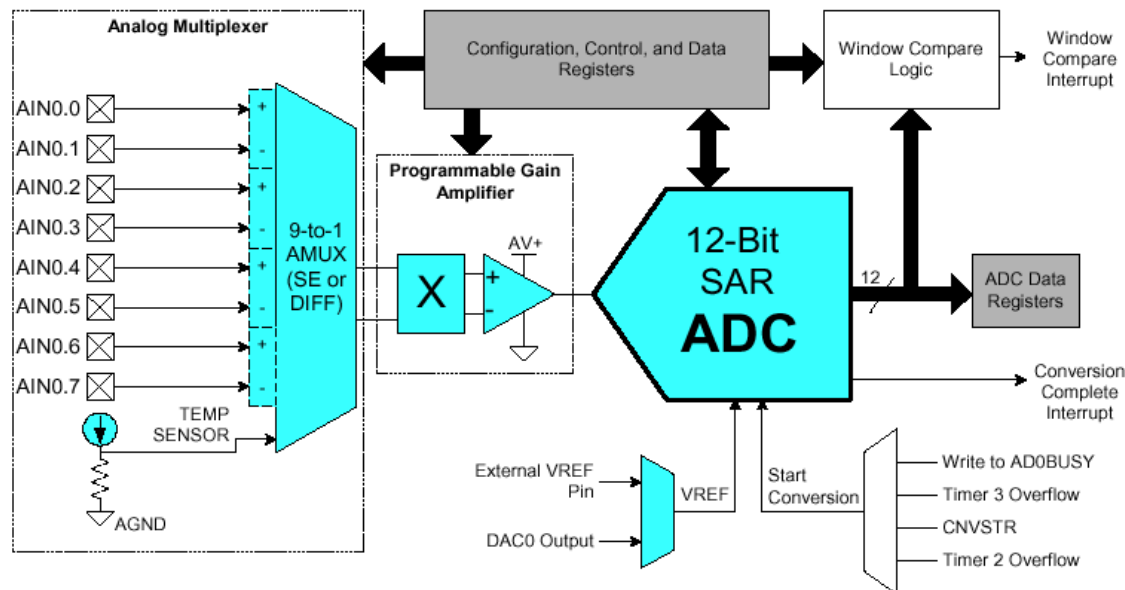
◆ קיים מושג crossbar שמציין חוצץ שבעזרתו ניתן להגדיר צורת העבודה של פורטים 0,1,2,3.

◆ ישנם מספר אוגרי בקרה שהם אחראים על תהליך הגדרה: XBR0, XBR1 ו-XBR2.

◆ מאפשרת למפתח של מערכת לבחור פינים של GPIO שצריכים למטרות של הפרויקט ולא לגעת ביתר פינים.

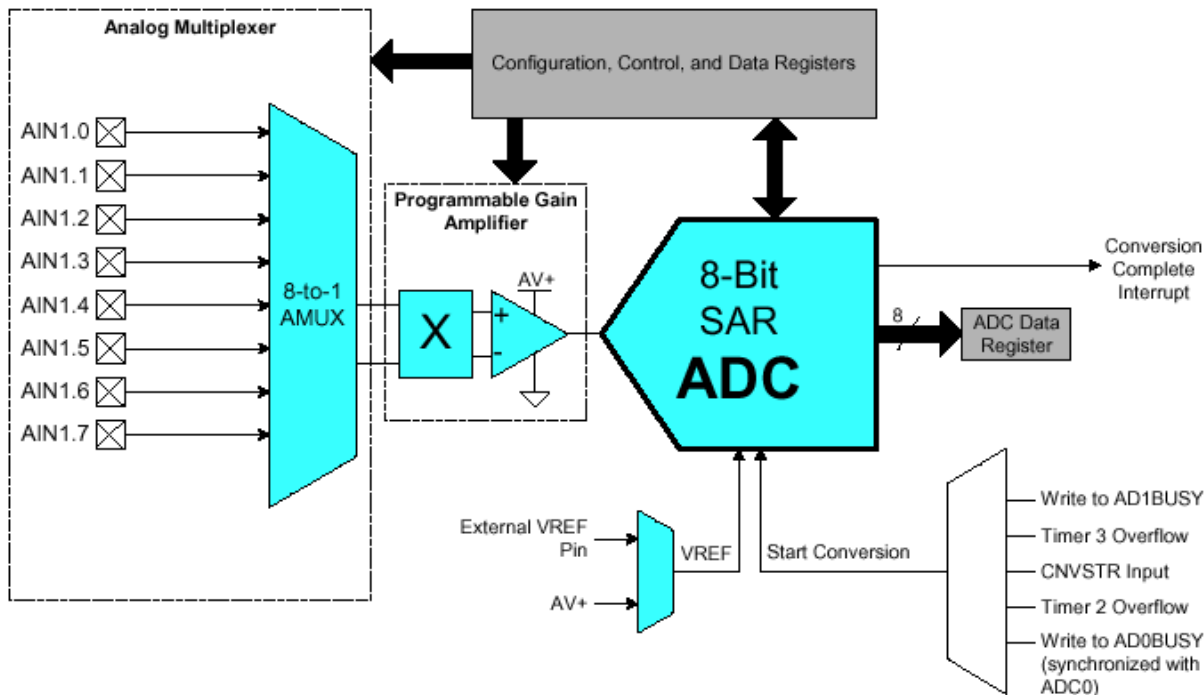
ממיר אנלוגי לספרתי 12 סיביות. (ADC0)

- ◆ על הרכיבבנוי ממיר אנלוגי לספרתי באורך 12 סיביות ועובד בשיטת SAR - successive approximation register ושמו ADC0.
- ◆ מולטיפלקסר של 9 ערוצים מאפשר גישה של 8 ערוצים חיצוניים וערוץ 9 מיוחד לחייושן טמפרטורה שנמצא בתוך המערכת. המערכת ניתנת לשינוי הגבר.
- ◆ הגדרות של ממיר עושים דרך אוגרים מיוחדים מאוסף של SFR שאחראים על ADC0.
- ◆ בעזרת מתח ייחוס חיצוני אפשר לשנות גבול עליון של מתח המרה, אבל לכל הערוצים ולא כל לכל ערוץ בנפרד.



ממיר אנלוגי לספרתי 8 סיביות (ADC1).

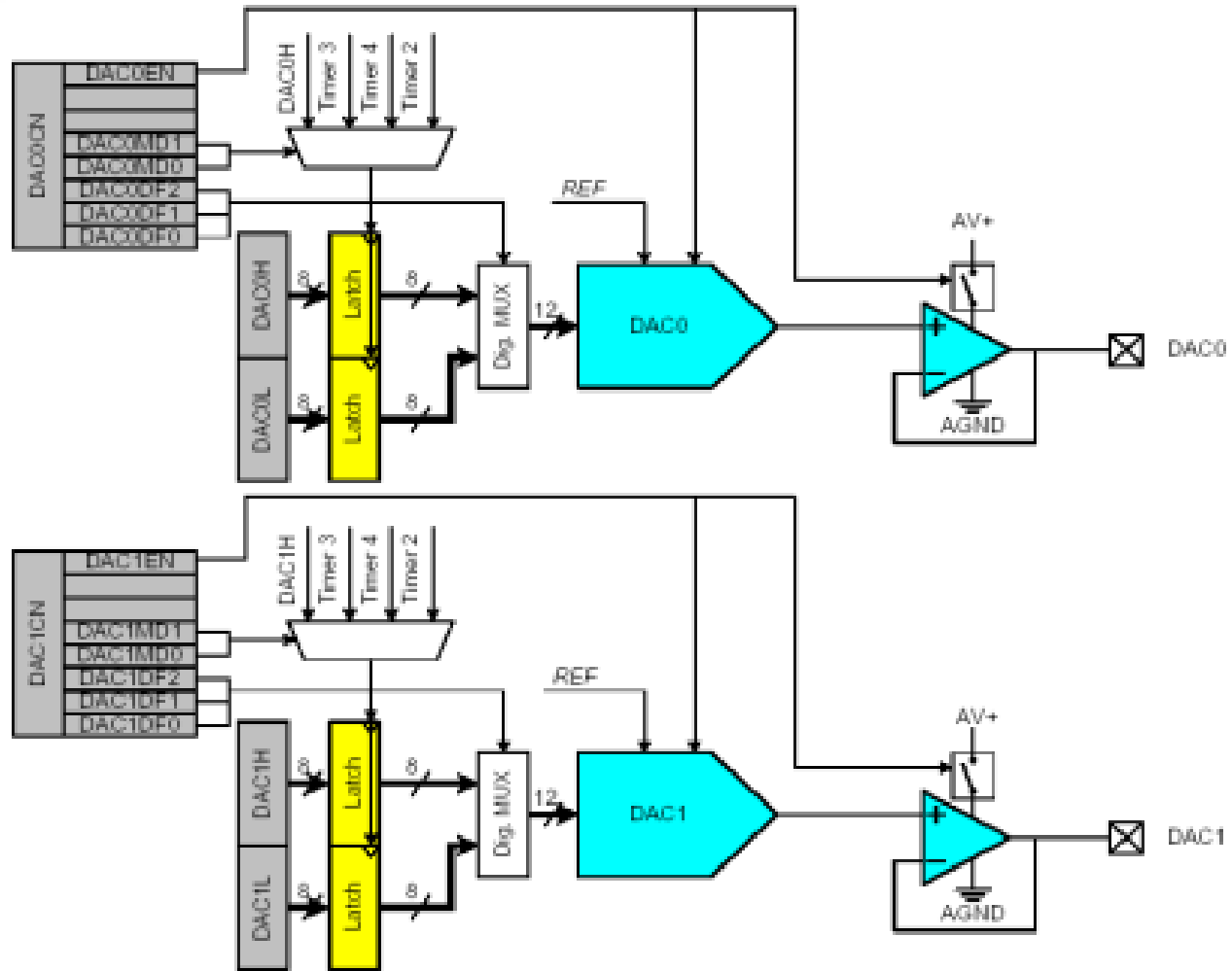
- ◆ על הרכיבבנוי ממיר אנלוגי לספרתי באורך 8 סיביות ועובד בשיטת SAR - successive approximation register ושמו ADC1.
- ◆ רק Port 1 יכול לעבוד עם ממיר הזה.
- ◆ מולטיפלקסר של 8 ערוצים מאפשר גישה של 8 ערוצים חיצוניים.
- ◆ הגדרות של ממיר עושים דרך אוגרים מיוחדים מאוסף של SFR שאחראים על ADC1.
- ◆ בעזרת מתח ייחוס חיצוני אפשר לשנות גבול עליון של מתח המרה, אבל לכל הערוצים ולא כל לכל ערוץ בנפרד.



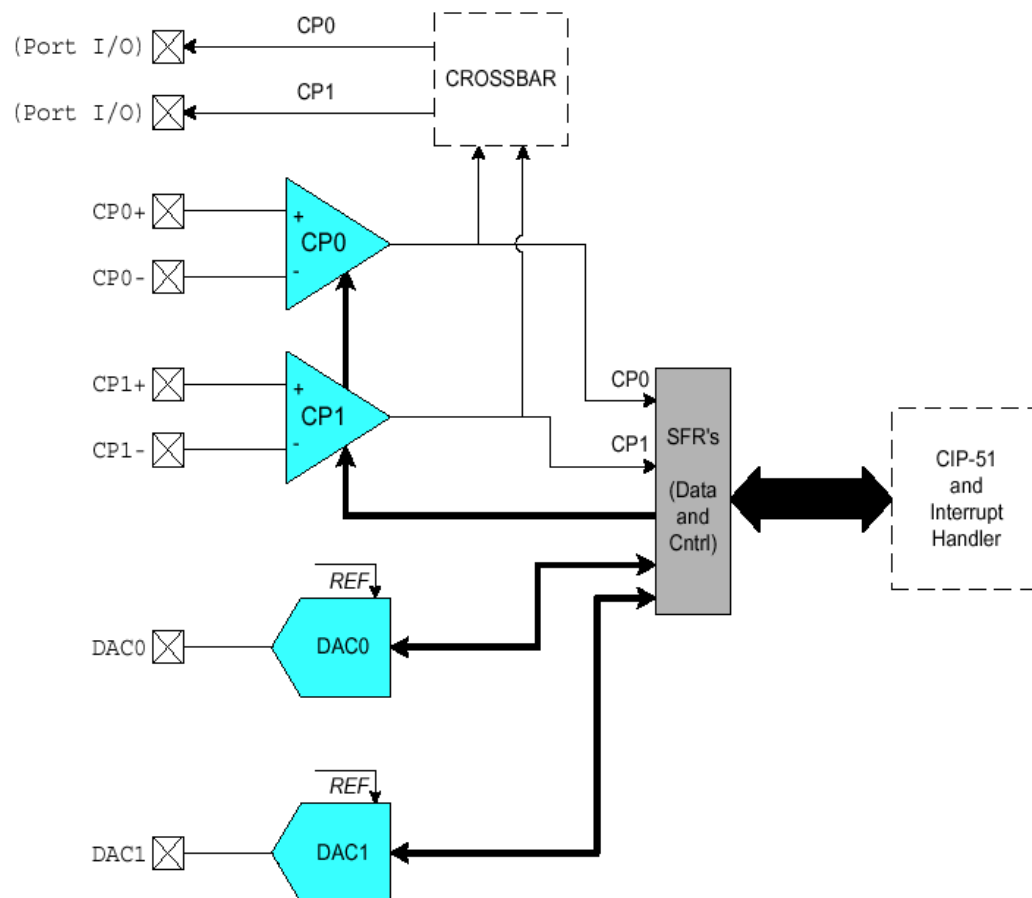
♦ 2 ממירים ספרתי לאנלוגי DAC0, DAC1

♦ ניתן לגשת לשינוי מתח ייחוס דרך פין VREFD.

♦ משתמשים בהם במיוחד כדי לתת מתח ייחוס למשווים.



- במערכת נמצאים 2 משוויים: CP1, CP0
- הסטרזיס של משוויים ניתנת לתכנות ע"י תוכנה.
- משוויים מבצעים פסיקה באחד מהאפשרויות הבאות: בירידה, בעליה או בשניהם.
- יציאת המשוויים ניתן לתכנות ולשייך בעזרת crossbar לפורטים שבוחרים.

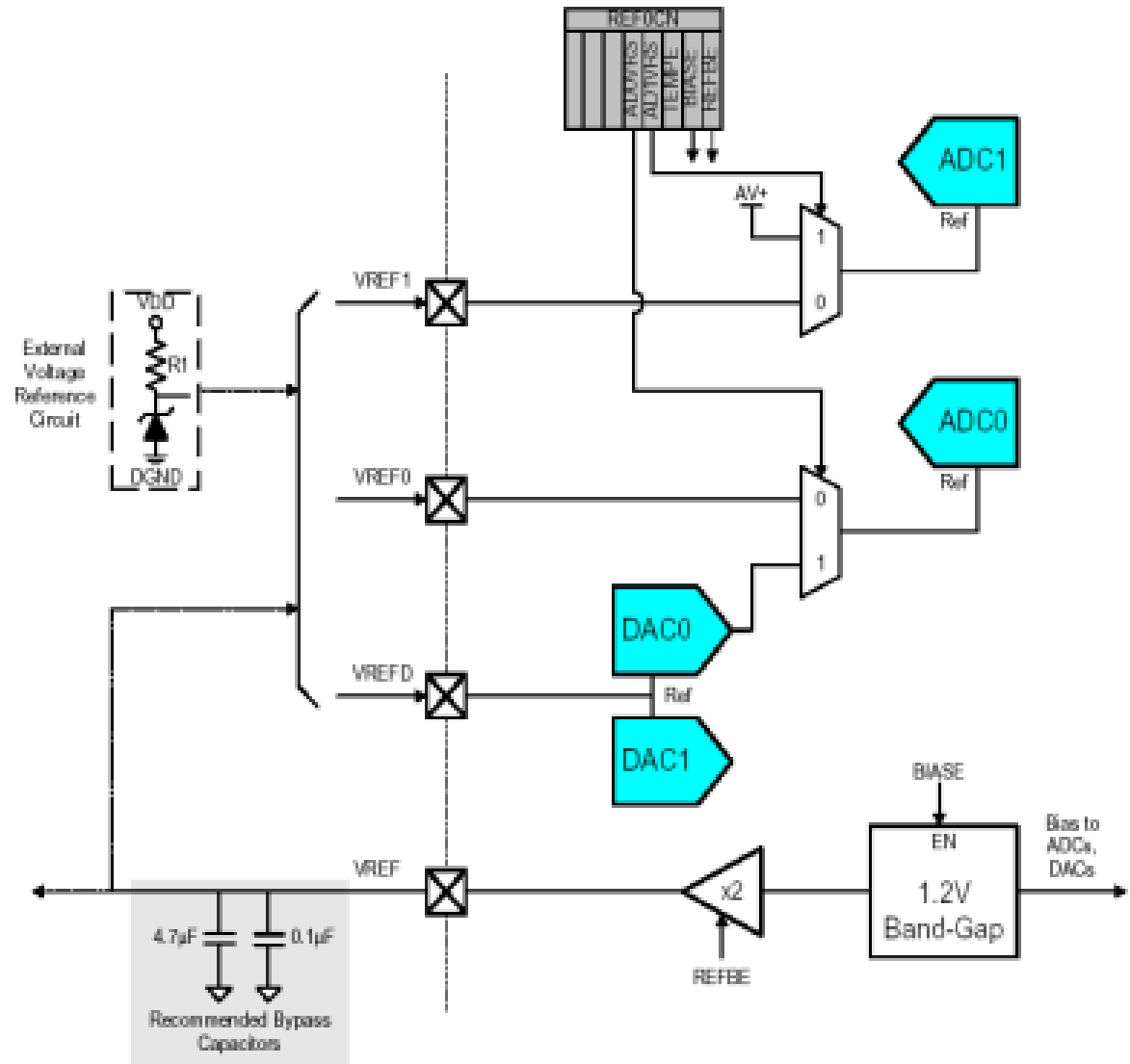


מתח ייחוס לממירי DAC וממירי ADC.

ישנם 3 פנים להגדרת מתחי ייחוס, $VREF0$, $VREF1$ ו- $VREFD$

ניתן לחבר מתח ייחוס ל- $ADC0$ ישירות מממיר $DAC0$ בצורה פנימית ללא צורך בחיבור פיזי חיצוני.

ניתן לחבר $ADC1$ למתח חיצוני ($AV+$) ובעזרת אוגר מיוחד לקבוע אי-תלות במתח ייחוס כללי.



- ♦ מתח ייחוס פנימי מתקבל ממעגל שנותן ביציאה $1.2V$ ובעזרת מגבר פנימי ניתן להגיע ל- $2.4V$.
- ♦ ניתן לחבר מתח ייחוס פנימי $VREF$ לרכיבים חיצוניים או למתח ייחוס של רכיבים חיצוניים.
- ♦ אוגר $REF0CN$ - אוגר בקרה של ייחוס, מאפשר\מבטל את המתח ייחוס פנימי ועובד בתור בורר למתח ייחוס של ממירי $ADC0$ ו- $ADC1$.



www.silabs.com/MCU